

⑫ 公開特許公報(A)

平1-205458

⑤Int.Cl.⁴

識別記号

庁内整理番号

⑬公開 平成1年(1989)8月17日

H 01 L 27/04
29/80
H 03 F 3/60A-7514-5F
R-8122-5F

6658-5J 審査請求 未請求 請求項の数 2 (全3頁)

⑭発明の名称 モノリシックマイクロ波集積回路

⑮特 願 昭63-29247

⑯出 願 昭63(1988)2月10日

⑰発明者 塚田 浩 司 大阪府門真市大字門真1006番地 松下電子工業株式会社内
 ⑱発明者 勝 新一 大阪府門真市大字門真1006番地 松下電子工業株式会社内
 ⑲出願人 松下電子工業株式会社 大阪府門真市大字門真1006番地
 ⑳代理人 弁理士 中尾 敏男 外1名

明 細 書

1、発明の名称

モノリシックマイクロ波集積回路

2、特許請求の範囲

(1) 半導体基板上に、第1段目増幅器として進行波型分布増幅器、第2段目増幅器として帰還型増幅器が形成されていることを特徴とするモノリシックマイクロ波集積回路。

(2) 進行波型分布増幅器が、分布定数回路を用いたFET進行波型分布増幅器で、帰還型増幅器が抵抗帰還型FET増幅器で構成されていることを特徴とする特許請求の範囲第1項記載のモノリシックマイクロ波集積回路。

3、発明の詳細な説明

産業上の利用分野

本発明は、マイクロ波の増幅に用いることのできるモノリシックマイクロ波集積回路(以下、MMICと略す。)に関するものである。

従来の技術

近年、MMICは、低消費電力、小型軽量等の

2

点から、従来の電子管やマイクロ波IC(MIC)のかわりに用いられるようになってきた。(例えば、今井哲二他「化合物半導体デバイスII」、(昭60.1.5)、工業調査会、P38)

以下、図面を参照しながら、上述したような従来のMMICについて説明する。

第2図は従来のMMICの回路図を示すものである。

本回路はnチャネルFETを用いた2段負帰還増幅器であり、基本的には、電圧並列帰還増幅回路である。FET後段の電圧が、フィードバック抵抗 R_f によって、並列にFETの前段に帰還される。フィードバックキャパシタンス C_f は、DCカットの役目を果たしている。このように、増幅器に帰還をかけることによって、利得の安定化、周波数特性の改善、非直線ひずみの改善、雑音の抑制等の効果が得られる。また入出力インピーダンスは、フィードバック量を変えて調節することができる。

発明が解決しようとする課題

しかしながら上記のような構成では、帰還増幅器を用いることによって出力インピーダンスは数百 Ω のものが、50 Ω 近くに低下し、一方入力インピーダンスについては入力側の C_{gs} は出力の C_{gd} にくらべて10倍以上大きく、抵抗成分以外のリアクタンス成分が大きいので50 Ω にすることは困難であった。

本発明は上記欠点に鑑み、入力VSWRを改善することのできるMMICを提供するものである。

課題を解決するための手段

上記課題を解決するために、本発明のMMICは、第1段目進行波型分布増幅器と第2段目帰還型増幅器とで構成されている。

作用

第1段目に採用した進行波型分布増幅器は入力インピーダンスをほぼ50 Ω にすることができるため良好な入力VSWR特性が得られる。2段目の増幅器は負帰還増幅器で、利得の安定化、周波数特性の改善等が計られるとともに、この出力インピーダンスは、フィードバック抵抗 R_f によ

て50 Ω に近い値が得られる。

このように、本構成によって、入力、出力VSWRを共に良くすることができる。

実施例

以下本発明の第1の実施例について、図面を参照しながら説明する。

第1図a、bは、本発明の第1の実施例におけるMMICの概略図a及び回路図bを示すものである。11はGaAs基板、12はFET進行波型分布増幅器、13は抵抗帰還型FET増幅器、14は入力端子、15は出力端子である。具体的な例として12GHz帯MMICの回路定数を示す。FET1はゲート長0.6 μm 、ゲート幅200 μm 、FET2はゲート長0.6 μm 、ゲート幅500 μm である。C₁は10PF、R₁は50 Ω 、P₁~P₃は分布定数型の線路であり、150 μm 厚のGaAs基板11上にTi/Al蒸着で作る。線路幅10 μm で線路長は、P₁は350 μm 、P₂は450 μm 、P₃は900 μm である。入力部の各ゲートは伝送線路によって結ばれており伝送線路の終端は

5

6

50 Ω の抵抗R₁とDCカット用のキャパシタC₁でアースに落ちている。入力端からみると、FETの入力インピーダンスが並列に伝送線路に加わるが、終端の50 Ω 抵抗に比べてはるかに大きいためほぼ50 Ω に近くなる。

また進行波型分布増幅器の出力インピーダンスは、伝送線路の終端の抵抗R₂によってほぼ決まる。このため、次段の入力インピーダンスと等しくなるように、R₂を選ぶことにより、マッチングをとることができる。

以上がFET進行波型分布増幅器で段間キャパシタC₀=5PFのうしろに抵抗帰還型FET増幅器がある。R_fは300 Ω 、L_fは0.3nH、C_fは4.5PFである。

以上のように構成されたMMICの特性は、周波数11GHz~15GHzにおいて、S₂₁>13dB、入力VSWR、1.3以下、出力VSWR、1.5以下という良好なシミュレーション結果を得ている。

以上のように本実施例によれば、入力段にFET進行波型分布増幅器を用いることにより、超小型

で、入出力VSWRを良くすることができる。

なお、第1の実施例では、2段目を帰還型増幅器としたが、これに限定されるものではなく、マイクロ波増幅をするものであれば何でもよい。例えば、分布定数型増幅器を用いることができる。

また、FET進行波型分布増幅器の段数を3段としたが、2段でも5段でも、何段でもよいことは言うまでもない。

発明の効果

以上のように本発明は、進行波型分布増幅器を用いることにより、入力VSWRを良くし、帯域特性を広くすることができ、その実用的効果は大きなものがある。

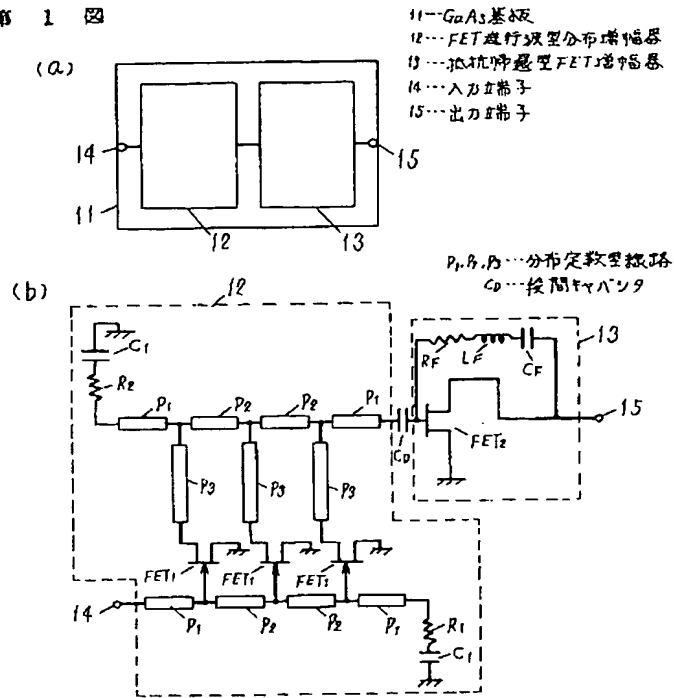
4、図面の簡単な説明

第1図a、bはそれぞれ本発明の第1の実施例におけるMMICの概略図、回路図、第2図は従来のMMICの回路図である。

11……半導体基板、12……進行波型分布増幅器、13……帰還型増幅器。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 1 図



第 2 図

